BUS CONTROL SYSTEM

Patent number:

JP6089258

Publication date:

1994-03-29

Inventor:

TSUTSUMI YASUNORI

Applicant:

NEC CORP

Classification:

- international:

G06F13/36; G06F13/00

- european:

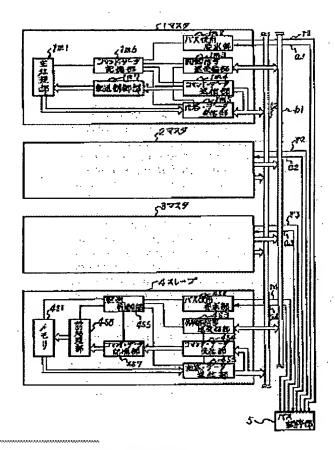
Application number:

JP19920133153 19920526

Priority number(s):

Abstract of JP6089258

PURPOSE: To improve the deterioration of the transfer ability of a bus, which occures by the internal processing time of a slave, and also to obtain a same kind of effect even in the continuous operation of a same master when the plural masters continueouly execute an operation in a data transmission bus. CONSTITUTION: The transfer control part 1m7 of the master 1 can receive a new transfer request in spite of the previously received transfer request from a main processing part and executes transfer to a bus in accordance with request receiving order. When response for a command transmitted to the bus is transmitted from the slave, the completion of transfer is recognized but, regardless of presence or absence of responce, the master can issue the command. When the command from the master is received, the transfer control part 4s6 of the slave 4 permits a command and data storage part 4s7 to store it, transmit it to a preprocessing part 4s8 in accordance with reception order and transmits responce from a responce and data transmissting part 4s5 to the bus when the pre-processing part 4s8 executes the access of a memory 4s1 so that are command processing is completed.



Data supplied from the esp@cenet database - Worldwide

特開平6—89258 (11)特許出頭公開番号

(43)公開日 平成6年(1994)3月29日

示额形

(51)Int.Ct.*		数別記号		斤内整理番号	н Т	技術表示
C 0 6 F	F 13/36	2 0 2 9	2	5 2 0 Z 9072-5B		
		357	4	7368-5B		

審査請求 未請求 請求項の数3(全 7 頁)

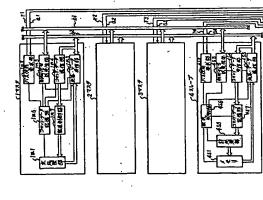
(21)米配券年	特阿平4—133153	(71) 出題人 000004237	000004237
			日本電気株式会社
. 田賀田(22)	平成4年(1992)5月26日		東京都港区芝五丁目7番1号
		(72)発明者	提 结奥
			東京都港区芝五丁目7番1号日本電気株式
			会社内
		(74)代理人	弁理士 京本 直樹 (外2名)
		Э.	

(54) 【発明の名称】 パス制御方式

(57) [要担]

[目的] データ伝送バスにおいて複数のマスタが連続動 の転送能力の低下を改善すると共に同一マスタの連続動 作した場合、スレーブの内部処理時間により生じるバス 作においても同様の効果が得られる様にする。

[構成] マスタ1の転送制御部1m7は主処理部からの スレーブ4の転送制御部4s6はマスタからのコマンド せ、受信した順序に従って前処理節4s8に送り、前処 既に受付け済の転送要求があっても新たな転送要求を受 付け可能であり、要求を受付けた順序に従ってバスに対 **する転送を実行する。パスに送出したコマンドに対する 応答がスレーブから送られると概送の終了を認識するが** データ送信部455から応答をバスに送信させ1回のコ 理節458がメモリ451のアクセスを行なうと応答・ **応答の有無によらずマスタ1はコマンドを発行できる。** を受信するとコマンド・データ記憶部4 s 7 に記憶さ マンド処理を終了する。



特許請求の範囲

スであって、データを転送する命令(以下コマンドと呼 「請求項1】 情報処理装置で使用されるデータ伝送バ ら)を発行する装置(以下マスタと呼ぶ)とマスタの発 行するコマンドに応じてデータの受信及び送信を行なう **装置 (以下スレーブと呼ぶ) とが複数接続され、**

里部から送られるコマンド・データを記憶するコマンド 応答が送信され、応答・デーク受信部から応答受信通知 ブから送信される応答命令を受信し、自身が送出したコ **ァンドに対する応答であることを認識し、コマンドの転** 送が終了したことを後述する転送制御部に通知するとと もに転送サイクルを終了させ、かつ、スレーブからのデ ータ脱み出しの場合データを受信し主処理部に送る応答 データ受信部、後述する転送制御部の制御により主処 ・データ記憶部、主処理部からの転送要求を既に受け付 け済の転送要求があっても続けて受け付け可能であり受 け付けた転送要求の順序に従ってコマンド・データをコ ペスに対してコマンド・ゲータを送信しスレーブからの を受けるとコマンド・データ記憶部の対応するコマンド 伝送と共に転送制御部の制御でパスの制御信号を送受信 し応答受信時に転送制御部の制御で応答受信タイミング を通知するとともに応答受信部からの制御により応答受 (A) マスタは主処理部の要求によりバスの使用要求を 行なうパス使用要求部、後述する転送制御部の制御によ データ送信部、バスに送出したコマンドに対してスレー の転送終了を主処理部に通知する転送制御部、コマン りパスに対してコマンド・データを送信するコマンド マンド・データ配億部に配億さえる制御を行ない、か つ、受け付けた頃にコマンド・データ送倡部を制御し、 **ヨサイクルを終了させる制御信号送受信部を有し、**

制御部、転送制御部の制御でパス使用が許可されると転 送信時に転送制御部の制御により制御信号を送受信しコ (B) スレーブは制御信号送受信部からのコマンド受信 タイミングに従ってマスタから送信されたコマンド・デ - タを受信し後述するコマンド・データ配億部に送るコ **ァンド・デーク受信部、コマンド・デーク受信部から送** データ記憶部、後述する前処理部が処理受け付け可であ 部を制御し応答及びデータを送信するとともに制御信号 送受信を制御し制御信号を送受信する機能を有する転送 **坎部、メモリのアクセスが終了するとマスタに対する応** 答あるいはデータを送信する応答・データ送信部、応答 コマンド・データ受信タイミングを通知するとともにコ られるコマンド・データを一時的に記憶するコマンド・ る場合、コマンド・データ記憶部から未処理のコマンド データを古い頃に前処理部に送り、メモリのアクセス 5.終了すると後述するパス使用要求部を制御しパス使用 要求を行ないバス使用が許可されると応答・データ送信 送制御部に対しバス使用許可の通知を行なうバス使用要 **ァンド・データ受信時にコマンド・データ受信部に対し** マンドサイクルの終了処理を行なう制御信号送受信部、

を処理しメモリに対するアクセスを行ない、かつ、内部 **心理をシーケンシャルに実行する前処理部を含むことを** コマンド・データ 配设部から送られるコマンド・データ 4徴とするパス制御方式。 【請求項2】 前処理部内に実際のメモリアクセスを実 **最も以前に使用された処理部が次の処理で使用される様** 引御する前処理制御部を有する請求項1配破のパス制御 〒する処理部を複数協え、処理部の動作状態を苦理し、

マスタから送信されるコマンドに以降の コマンドのスレーブ内での実行処理を禁止する命令 (以 下禁止命令と呼ぶ)を有し、禁止命令を有するコマンド コマンドの実行処理を許可する命令 (以下許可命令と呼 5)を有するコマンドを受信するとこのコマンドの実行 処理終了後に前配禁止命令により実行が禁止されていた コマンドの実行を再開する転送制御部を有する請求項 1 を受信するとそれ以降の受信コマンドの実行を禁止し、 記載のベス制御方式。 [精本項3]

[発明の詳細な説明] [000]

0002]

[従来の技術] 従来のパス制御方式は、データ転送を行 なうマスタはバスの使用要求を行ない、額停によりバス の使用が許可されるとバスを専有し、転送命令の発行及 び転送データの送信あるいは受信を行ない、転送終了後 **パスを解放し1回の転送サイクルを終了する関節を行な** っている。従ってスレーブがマスタから発行されたコマ ンドお受信し処理する問マスタはバスを専有した状態で マスタは1回の転送サイクルを実行することができない ため同一のマスタが連続して動作する場合にはバスの待 あり、その間他のマスタはバスを使用できない。また、 ち時間の影響が大であった。

[0000]

要求を行ないパスの使用が許可されるとバうを専有しコ パスのデータ 転送が行なわれない待ち時間となり転送効 ムにおける問題の解決において複数のマスタのサイクル が連続して動作する場合には自身のパスサイクル中には 所たにサイクルを実行できないためバスの転送効率が低 は、1つのマスク装置がバスを使用する際にバスの使用 **ァンドの発行及びデータの送受信を1回のパスサイクル** 中に行なう。従ってスレーブでのコマンド及びデータの 心理に要する時間が長くなると 1 回のバス使用サイクル が長くなり、かつ、スワーブの内部処理中には実際には **卑が低下するという問題があった。また前配パスシステ** をパイプライン化することを考えた場合に同一のマスタ ・発明が解決しようとする課題] 従来のバス制御方式 トしてしまう問題がある。

ン化により転送効率を向上してもスレーブ内のメモリの [0004] さちに、バスの転送サイクルのパイプライ

3

特屈平06-089258

Ŧ

アクセス実行処理以外の前処理実行中は新たなコマンドの処理は実行できないため前処理に要する時間はやはりパスサイクルの待ち時間となり転送効果を低下させてしまうという欠点があった。

【0005】さらに、パスサイクルがパイプラインで実行されるため俳単的なメモリアクセスができないという欠点があった。

[9000]

主処理部に通知する転送制御部、コマンド転送と共に転 イクルを移しされ、かつ、スワーブからのデーを読み出 しの場合データを受信し主処理部に送る応答・データ受 信部、後述する転送制御部の制御により主処理部から送 られるコマンド・データを配億するコマンド・データ配 **臆部、主処理部からの転送要求を既に受け付け済の転送** 要求があっても続けて受け付け可能であり受け付けた転 12、応答・データ受信部から応答受信通知を受けるとコ マンド・データ記憶部の対応するコマンドの転送終了を 送制御部の制御でバスの制御信号を送受信し応答受信時 路了させる制御僧号送受倡部を有し、(B)スレープは **削御信号送受信部からのコマンド受信タイミングに従っ するコマンド・データ記憶部に送るコマンド・データ受** データを一時的に配億するコマンド・データ配億部、前 即に送り、メモリのアクセスが終了するとバス使用要求 【課題を解決するための手段】第1の発明のパス制御方 式は、(A)マスタは主処理部の要求によりバスの使用 パスに対してコマンド・データを送信するコマンド・デ から送信される応答命令を受信し、自身が送出したコマ ンドに対する応答であることを認識し、コレンドの院法 が終了したことを転送制御部に通知するとともに転送サ **送要状の順序に従ってコマンド・データをコマンド・デ** ータ記憶部に記憶さえる制御を行ない、かつ、受け付け た頃にコマンド・データ送信部を制御し、パスに対して コマンド・ゲータを送信しスレーブからの応答が送信さ に転送制御部の制御で広答受信タイミングを通知すると ともに応答受信部からの制御により応答受信サイクルを てマスタから送信されたコマンド・データを受信し後述 処理部が処理受け付け可である場合、コマンド・データ 記憶部から未処理のコマンド・データを古い頃に前処理 即を制御しバス使用要求を行ないバス使用が許可される と応答・データ送信節を制御し応答及びデータを送信す る機能を有する転送制御部、転送制御部の制御でパス使 要求を行なうパス使用要求部、転送制御部の制御により **一夕送佰郎、ベスに送出したコマンドに対してスレーブ** 官部、コマンド・データ受信部から送られるコマンド・ るとともに制御信号送受信を制御し制御信号を送受信す

夕受信時にコマンド・データ受信部に対しコマンド・データ受信かイミングを通知するとともにコマンドサイクルの終了処理を行なう制御信号送受信部、コマンド・データ記憶部から送られるコマンド・データを処理しメモリに対するアクセスを行ない、かつ、内部処理をシーケンティに実行する前処理部を備えている。

【0001】第2の発明のパス制御方式は、前処理部内に実際のメモリアクセスを実行する処理部を複数備え、 心理部の動作状態を管理し、最も以前に使用された処理部が次の処理で使用される様制御する前処理関部が次の処理で使用される様制御する前処理削御部を備 【0008】第3の発明のパス制御方式は、マスタから送信されるコマンドに以降のコマンドのスレーブ内での実行処理を禁止する命令(以下禁止命令と呼ぶ)を有し、禁止命令を有するコマンドを受信するとそれ以降の受信コマンドの実行を禁止し、コマンドの実行処理を許可する命令(以下許可命令と呼ぶ)を有するコマンドを受信するとこのコマンドの実行処理終了後に禁止命令により実行が禁止されていたコマンドの実行を再開する転送制御部を備えてる。

[6000]

[奥施例] 次に本発明について図面を参照して説明す

[0010] 図1は本発明の第1の実施例のブロック図である。1は、パスの転送制御以外の基本処理を行なう 生処理部1m1、パスの転送制御以外の基本処理を行なう ・ パスの転送制御信号の送受信及び制御を行な う制御信号送受信節1m3、パスに対するコマンド・デ ータの送信を行なうコマンド・データ送信節1m4、マ スタ自身がパスに送出したコマンドに対するコマンド・デ の広答・データを受信する応答・データ受信部1m 5、主処理部1m1から送られるコマンド・データを 時的に配信するコマンド・データを信部1m 5、主処理部1m1から送られるコマンド・データを 部的に配信するコマンド・データを信部1m もの応答・ボータを受信する応答・データを信部1m もの応答・ボータを登信するに終っデータを信部1m ものに記憶するコマンド・データを信部1m ものに記憶するコマンド・データを信部1m ものに記憶するコマンド・データを信部1m ものに記憶するコマンド・データを

[0011] スレーブ4は、メモリ4s1、バスに対する使用要状を行なうバス使用要状部4s2、バスの転送制御信号の送受信及び制御を行なう制御信号送受信部4s3、マスタから送信されたコマンド・データを受信し、コマンド・データ配信されたコマンド・データを受信し、コマンド・データ配信されたコマンド・データ受信部4s4、マスタか送られたコマンドの処理等 T後マスタに対する応答及びデータを送信する応答・コマンド・データ送信部4s5、マスタか送られるコマンド・データを一時的に記憶するコマンド・データをい望し、メモリ4s1に対する直接アクセスを行なう前処理部4s8により構成される。

[0012] マスタ1~3及びスレーブ4柱制御バスb

ータを送信する応答・データ送信部、応答送信時に転送

制御部の制御により制御信号を送受僧しコマンド・デー

のアクセスが終了するとマスタに対する応答あるいはデ

しパス使用許可の通知を行なうパス使用要求部、メモリ

用要求を行いバスの使用が許可されると転送制御部に対

1及びコマンド・データバスも2で接続され、バス調停部5にバス使用要求手段r1, r2, r3, r4及びバス使用夢本手段s1, a2, a3.a4で接続され

(0013)次にこのように構成された本実施例における動作を説明する。マスタ1の主処理部1m1はバスに対する転送が必要になると転送制御部1m7に対して転送要求を行なうとともにコマンド・データをコマンド・データ配け1m2に対しバスの使用要求の油却を行ないバス使用要求部1m2に対しバスの使用要求の油却を行ないイス関係部5にバス使用要求を行な。。関係部5でバス使用要求の調算を行ないバス使用要求の指数手段21を介してバスの使用が許可されるとバス使用要求部1m2は結制部部1m7に通知する。

(0014) 転送削削節11111コッンド・データ配億 部11n6か最も占いコッンド及びデータをコッンド・デー ータをコッンド・デーク送信部11m4に送信させコッン ド・データ送信部1m4にコッンド・データベス b 2 に コッンド及びデータを送出する。それと同時に転送削削 部1m7は削弾信号送受信部1m3を削弾しべスの制御 部1m7は削弾信号送受信部1m3を削弾し、スの制御 されるとスレーブの制御信号送受信部4s3が制御へス b 1から送られるタイミングよりコッンドの受信タイミ ングをコッンド・データ受信部4s4に送り、コッンド・デ デーク受信時4s4にのタイミングでコャンド・データを受信しコッンド・デークを受信しコッンド・デーク配修部4s1に送る。制御バス 可信号送受信的4s3につかイミングでコッンドの が表するとスク1の転送制御部1m7はスレーブからの応答符ちとなる。

[0015] 主処理師1m1は次の転送が必要となれば 転送制御部1m7に対して転送要求を行なうことが可能 であり、コマンド・データ記憶部1m6にコマンド・データを送り配憶させる。転送削御部1m7は主処理部1 m1からの転送要求の順序を配億し受信した順にバスに 対してコマンド・データの転送を行なう。コマンドの発行に前にバスに オレてコマンド・データの転送を行なう。コマンドの発行に前にバスに オレてコマンド・データの転送を行なう。コマンドの発行に前にバスに オレてコマンド・データの転送を行なう。コマンドの発行に前にバスに オレてコマンド・データの転送を行なう。コマンドの発行に前にバスに オレフコマンド・データの上側部4 4 が受信したコマンド・データはコマンド・データ配貨師4 5 4 が受信したコマンド・データを信部4 5 4 が受信したコマンド・データビルをある 【0016】前処理部4 s 8 が処理受け付け可であれば 転送制御路4 s 6 はコマンド・データ配徳部4 s 7 から コマンド・データを前処理部4 s 8 に送らせる。前処理 部4 s 8 はパイプライン動作が可能であり、メモリ4 s 1のアクセス前に次のコマンド・データを処理すること ができる。次のコマンド・データを処理すること ができる。次のコマンド・データの処理が可能になれば 転送制御部4 s 6 に通知する。次のコマンド・データが 記憶筋4 s 7 にあれば続けて前処理部4 s 7 に送む。前

処理部4s8はメモリ4s1に対するアクセスが終了すると転送制御部4s6に通知する。

[0017] 転送刷御部4s6はバス使用要求部4s2 を制御しバス使用要求年段r4を介してバス関係部5に バス使用要求を行なう。バス関係部5で関係され、バス 使用許可適知手段a4でバスの使用許可が通知されると 応答・データ送信部4s5は応答をコマンド・データバ スb2を介して送出するとともに制御信号送出する。スレー ブ4からのデータ離み出しの場合メモリ4s1から応答 データ送信部4s5にデータが送られコマンド・デー タバスb2にデータが送出される。

【0018】バスに応答命令が送出されるとマスク10 制御信号送受信部1m3は制御信号を受信し応答受信か イミングを応答受信的1m3は制御信号を受信し応答受信か 1m5は応答を受信しさらにスレーブ4からのデータ耐み出しの場合はデータを受信しまりにスレーブ4からのデータを送る。 転送制卸部1m7は応答を受信すると制御信号送受信部1m3を制御にスータを送る。 転送制卸部1m7は応答の受信により主処理部1m1に高送要求が終了したことを通知するととに配み出しの場合データを応答データ受信部1m5から主処理部1m1に送られる。

【0019】以上の様にマスタ1はコマンド発行後スレーブからの応答受信前であっても次のコマンドを現行することが可能であるため同一マスタの1回のバス転送サイクル中でも次のコンド転送サイクルの実行が可能で

[0020] 図2は本発明の第2の実施例のプロック図である。マスク及びペス関序部は図1と同一でありスレープ内の前処理部は図2の様に構成される。前処理部20はメモリ100のアクセスを実行する処理部2-21,2-22,2-2nにより構成され、コマンド・データ配送部300から送られるコマンド・データを扱り以前に使用された処理部に送る制御を行なう前処理制御部2-1で構成される。

[0021] 次に本実施例について動作を段明する。マタク動作は (開米項1) と同一でありスレーブ内での前处理部20の動作についてのみ投明する。前処理問節 部2-1は前処理部20内の処理部の動作状態を管理し最も以前に使用された処理部が次に使用される特に制卸する。コマンド・データが送られると前処理制制部2-1にコマンド・データが送られる。さらに次のコマンドデータが送られる。さらに次のコマンドデータは処理部2-21にコマンド・が一タが送られる。さらに次のコマンドデータは処理部2-21に2-22に送られ、処理部2-21と2-22に対られ、処理部2-21と2-22に対られ、処理部2-21と2-22に対ちる。4を処理部は処理数了後メモリ100はアクセスす

で。 【0022】図3は本発明の第3の実施例のブロック図である。マスタ及びパス調停部は図1と同一でありスレ ම

ている。コマンド・データ記憶部10はマスタから送ら れるコマンド内に含まれる禁止命令及び許可命令に従っ 処理を制御する禁止制御部1-2で構成され、コマンド データ受信部200及び前処理部30に接続されてい -ブ内のコマンド・データ記憶部は図3の様に構成され て記憶部1-1に記憶されているコマンドの実行の禁止

[0023] 次にこの様に構成した本実施例の動作を説 明する。禁止制御即1-2は禁止命令を有するコマンド を受信するとこのコマンド及びデータを記憶部1-1に 記憶させるとともに以降のコマンドの実行を禁止するモ **ードとなる。従って禁止命令を有するコマンドを前処理** 即30に送ると、以降にコマンド・データ受信部から送 られるコマンド・データは記憶部1-1に記憶されるの みで前処理節30には送られない。

【0024】次の禁止制御部1-2は許可命令を有する コマンドを受信すると配億部1-1に配億した後前処理 耶30が処理受け付け可能であれば配億部に記憶された 池のコマンド・データがあっても優先して前処理部3に 送る。以降は記憶部1-1に記憶されているコマンドの 英行の禁止を解除し、配億された頃に前処理部30にコ マンド・データを送る動作を雄銃して行なう。

「発明の効果」以上説明したように本発明のバス制御方 [0025]

(1) パスに複数のマスタが接続されていても単独のマ スタのみが連続して動作する場合にスレーブ倒での1回 ノドの発行をできる様にすることによってスレーブ側処 のコマンド処理が終了する前に同一のマスタが次のコマ 里によって生じる待ち時間中にもコマンドの発行するこ

(2) スレーブ側のコマンド実行処理における同時動作 不可能なメモリアクセス以外の処理により待ち時間をな とによりバスの使用効率が向上する効果がある。 くすことができるという効果がある。

(3) バスアクセスのバイプライン動作を一時的に禁止 することにより排他的なメモリアクセスができるという 効果がある。

|図画の簡単な説明|

[図1] 本発明の第1の実施例を示ナブロック図であ

[図2] 本発明の第2の実施例を示すブロック図であ

[図3] 本発明の第3の実施例を示すブロック図であ

[符号の説明]

774. ~

スレーブ

パス関序部

制御バス

コマンド・データバス

1, r 2, r 3, r 4

パス使用要求通知手段 パス使用許可通知手段 1, в 2, в 3, в 4

主処理部 Ξ

パス使用要求部 m2

制御信号送受信部

п 3

コマンド・データ送信部 п 4

応答・デーク受信部 E 5 コマンド・データ配億部 m 6

m7

転送制御部

パス使用要求部 コキス s 2

コマンド・データ受信部 制御信号送受信部 s 4

応答・データ送信部

玩法制御部 s 6 コマンド・ゲータ記憶部 4 s 7

前处理部

[図2]

